

# TPS61287 具有可堆叠多相功能的 23V<sub>IN</sub>、25V<sub>OUT</sub>、20A 同步升压转换器

## 1 特性

- 宽输入电压和输出电压范围
  - V<sub>IN</sub> : 2.0V 至 23V
  - 启动时的最小输入电压为 2.5V
  - V<sub>OUT</sub> : 4.5V 至 25V
- 较高的效率和功率容量
  - 可编程开关峰值电流限制 : 5A 至 20A
  - 集成式 8.5mΩ 高侧 MOSFET
  - 开关频率 : 320kHz
  - 效率高达 92.3% ( V<sub>IN</sub> = 3.6V、V<sub>OUT</sub> = 18V 且 I<sub>OUT</sub> = 2.0A 时 )
  - 效率高达 95.48% ( V<sub>IN</sub> = 7.2V、V<sub>OUT</sub> = 18V 且 I<sub>OUT</sub> = 4.0A 时 )
- 支持可堆叠多相功能
- 可选择自动 PFM 和强制 PWM 模式
- 同步外部时钟功能
- 丰富的保护特性
  - 27V 输出过压保护
  - 精密 EN/UVLO 阈值
  - 逐周期过流保护
  - 热关断
- 外部环路补偿
- 2.5mm × 3.0mm VQFN HotRod™ Lite 封装

## 2 应用

- Bluetooth™ 扬声器
- LCD 显示屏的电源驱动器
- USB Type-C® 电力输送

## 3 说明

TPS61287 是一款高功率密度同步升压转换器，集成了高侧同步整流器 MOSFET，并使用外部低侧 MOSFET 来提供高效率的小尺寸解决方案。TPS61287 具有 2.0V 至 23V 的宽输入电压范围，输出电压高达 25V，具有 20A 开关谷值电流能力。

TPS61287 采用自适应恒定导通时间谷值电流控制拓扑结构来调节输出电压。在中等到重负载条件下，TPS61287 在脉宽调制 (PWM) 模式下工作。在轻负载条件下，通过配置 MODE 引脚可实现两种可选模式：自动 PFM 模式 (可提高轻负载效率) 和强制 PWM 模式 (可避免因开关频率较低而引发可闻噪声和其他问题)。

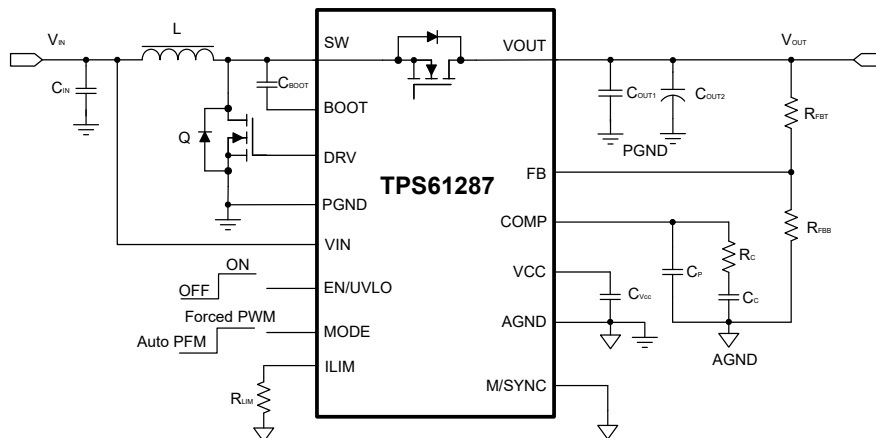
TPS61287 支持可堆叠多相运行。最多可将 4 个 TPS61287 配置为在相同开关频率下进行多相运行，以支持更高的功率和输入电流平衡。

TPS61287 采用 2.5mm × 3.0mm VQFN HotRod™ Lite 封装，尽可能减少了外部元件的数量，可提供超小尺寸解决方案。

### 封装信息

器件型号	封装 <sup>(1)</sup>	封装尺寸
TPS61287	VQFN (14)	2.5mm × 3.0mm

(1) 如需了解所有可用封装，请参阅数据表末尾的可订购产品附录。



典型应用电路



## 内容

<b>1 特性</b> .....	<b>1</b>	<b>6.3 特性说明</b> .....	<b>10</b>
<b>2 应用</b> .....	<b>1</b>	<b>7 应用和实施</b> .....	<b>14</b>
<b>3 说明</b> .....	<b>1</b>	7.1 应用信息.....	14
<b>4 引脚配置和功能</b> .....	<b>3</b>	7.2 典型应用.....	14
<b>5 规格</b> .....	<b>4</b>	7.3 电源相关建议.....	21
5.1 绝对最大额定值.....	4	7.4 布局.....	21
5.2 ESD 等级.....	4	<b>8 器件和文档支持</b> .....	<b>24</b>
5.3 建议运行条件.....	4	8.1 接收文档更新通知.....	24
5.4 热性能信息.....	4	8.2 支持资源.....	24
5.5 电气特性.....	5	8.3 商标.....	24
5.6 典型特性.....	7	8.4 静电放电警告.....	24
<b>6 详细说明</b> .....	<b>9</b>	8.5 术语表.....	24
6.1 概述.....	9	<b>9 修订历史记录</b> .....	<b>24</b>
6.2 功能方框图.....	9	<b>10 机械、封装和可订购信息</b> .....	<b>24</b>

## 4 引脚配置和功能

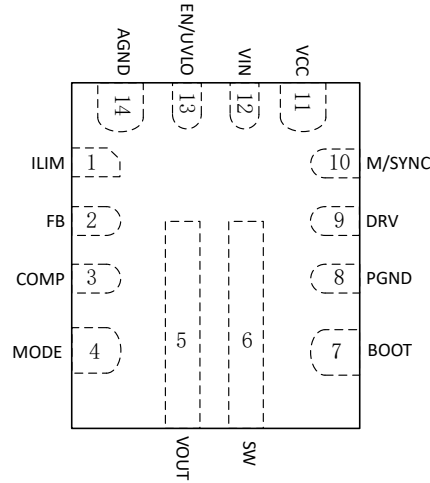


图 4-1. 14 引脚 RZP VQFN 封装 (顶视图)

表 4-1. 引脚功能

引脚		类型 <sup>(1)</sup>	说明
名称	编号		
ILIM	1	I	可编程开关谷值电流限制。必须在该引脚和 AGND 引脚之间连接一个外部电阻器。
FB	2	I	输出电压反馈引脚。连接到电阻分压器的中心抽头，可对输出电压进行编程。
COMP	3	O	内部误差放大器的输出。在该引脚和 AGND 引脚之间连接环路补偿网络。
模式	4	I	轻负载条件下的工作模式选择引脚，该引脚不得悬空。 MODE = 逻辑高电平，强制 PWM 模式。 MODE = 逻辑低电平，自动 PFM 模式。
VOUT	5	P	升压转换器输出。
SW	6	P	开关节点引脚。该引脚连接到外部低侧功率 MOSFET 的漏极，以及内部高侧 MOSFET 的源极。
BOOT	7	O	高侧 MOSFET 栅极驱动器的电源。必须在此引脚和 SW 引脚之间连接一个 0.1 $\mu$ F 至 1.0 $\mu$ F 的陶瓷电容器。
PGND	8	G	外部低侧 MOSFET 的电源地。外部低侧 MOSFET 的源极必须连接至该引脚。
DRV	9	O	外部低侧 MOSFET 的栅极驱动器输出。
M/SYNC	10	I	当 M/SYNC 引脚短接地时，器件以内部配置的开关频率工作。当一个有效时钟信号被施加到这个引脚上时，器件的开关频率被强制为外部时钟。
VCC	11	O	内部稳压器的输出。在此引脚和 AGND 之间需要一个大于 2.2 $\mu$ F 的陶瓷电容器。
VIN	12	I	IC 电源输入。
EN/UVLO	13	I	启用逻辑输入和可编程输入电压欠压锁定 (UVLO) 输入。逻辑高电平可启用器件。逻辑低电平可禁用器件并使其进入关断模式。通过电阻分压器将该引脚连接到电源电压，可以对转换器的启动和关断电平进行编程。该引脚不得悬空，必须进行端接。
AGND	14	G	模拟信号地。

(1) I = 输入，O = 输出，G = 地，P = 电源。

## 5 规格

### 5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）<sup>(1)</sup>

		最小值	最大值	单位
电压	VIN、EN/UVLO	-0.3	30	V
电压	SW、VOUT	-0.3	32	V
电压	BOOT	SW - 0.3	SW+6	V
电压	M/SYNC、MODE、VCC、COMP、FB、DRV、ILIM	-0.3	7	V
T <sub>J</sub>	工作结温	-40	150	°C
T <sub>stg</sub>	贮存温度	-65	150	°C

(1) 超出“绝对最大额定值”运行可能会对器件造成永久损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出“建议运行条件”但在“绝对最大额定值”范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

### 5.2 ESD 等级

			值	单位
V <sub>(ESD)</sub>	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准，所有引脚 <sup>(1)</sup>	±2000	V
		充电器件模型 (CDM)，符合 JEDEC 规范 JS-002，所有引脚 <sup>(2)</sup>	±500	

(1) HBM：JEDEC 文件 JEP155 指出：500V HBM 可实现在标准 ESD 控制流程下安全生产

(2) CDM：JEDEC 文件 JEP157 指出：250V CDM 可实现在标准 ESD 控制流程下安全生产

### 5.3 建议运行条件

在自然通风条件下的工作温度范围内测得（除非另有说明）

		最小值	标称值	最大值	单位
VIN	输入电压范围	2.5		23	V
VOUT	输出电压范围	4.5		25	V
L	有效电感范围		3.3		μH
C <sub>i</sub>	有效输入电容范围		22		μF
C <sub>o</sub>	有效输出电容范围		22		μF
T <sub>J</sub>	工作结温	-40		125	°C

### 5.4 热性能信息

热指标		TPS61287	TPS61287	单位
		RZP (VQFN) - 14 引脚	RZP (VQFN) - 14 引脚	
		EVM <sup>(2)</sup>	标准 <sup>(1)</sup>	
R <sub>θJA</sub>	结至环境热阻	36.6	64.5	°C/W
R <sub>θJC(top)</sub>	结至外壳（顶部）热阻	不适用	41.2	°C/W
R <sub>θJB</sub>	结至电路板热阻	不适用	18.8	°C/W
Ψ <sub>JT</sub>	结至顶部特征参数	1.4	1.4	°C/W
Ψ <sub>JB</sub>	结至电路板特征参数	18.7	18.4	°C/W
R <sub>θJC(bot)</sub>	结至外壳（底部）热阻	不适用	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅 [半导体和 IC 封装热指标](#) 应用手册。

(2) 在 TPS61287EVM 上测得，4 层 2oz 铜 PCB。

## 5.5 电气特性

$T_J = -40^{\circ}\text{C}$  至  $125^{\circ}\text{C}$ ,  $V_{IN} = 3.6\text{V}$ ,  $V_{OUT} = 18\text{V}$ 。典型值是在  $T_J = 25^{\circ}\text{C}$  时给出 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
<b>电源</b>						
VIN	输入电压范围		2.0	23		V
VOUT	输出电压范围		4.5	25		V
V <sub>IN_UVLO</sub>	VIN 处的欠压锁定阈值	V <sub>IN_UVLO</sub> 上升		2.2	2.3	V
V <sub>IN_UVLO</sub>	VIN 处的欠压锁定阈值	V <sub>IN_UVLO</sub> 下降		1.9	2.0	V
V <sub>CC</sub>	内部稳压器输出	I <sub>VCC</sub> = 15mA		5.1		V
V <sub>CC_UVLO</sub>	VCC UVLO 阈值	VCC 上升		2.3		V
V <sub>CC_UVLO</sub>	VCC UVLO 阈值	VCC 下降		2.15		V
I <sub>Q_VIN</sub>	流入 VIN 引脚的静态电流	EN = 高电平, 无开关, 2.5V < VIN < 5.5V, V <sub>FB</sub> = V <sub>REF</sub> + 0.1V, T <sub>J</sub> 最高 85°C		3	13	μA
I <sub>Q_VIN</sub>	流入 VIN 引脚的静态电流	EN = 高电平, 无开关, 6.5V < VIN < 23V, V <sub>FB</sub> = V <sub>REF</sub> + 0.1V, T <sub>J</sub> 最高 85°C		200	250	μA
I <sub>Q_VOUT</sub>	流入 VOUT 引脚的静态电流	EN = 高电平, 无开关, 2.5V < VIN < 5.5V, V <sub>FB</sub> = V <sub>REF</sub> + 0.1V, T <sub>J</sub> 最高 85°C		210	260	μA
I <sub>Q_VOUT</sub>	流入 VOUT 引脚的静态电流	EN = 高电平, 无开关, 6.5V < VIN < 23V, V <sub>FB</sub> = V <sub>REF</sub> + 0.1V, T <sub>J</sub> 最高 85°C		30	60	μA
I <sub>Q_SW</sub>	流入 SW 引脚的静态电流	EN = 高电平, 无开关, 2.5V < VIN < 23V, V <sub>OUT</sub> > VIN, V <sub>FB</sub> = V <sub>REF</sub> + 0.1V, T <sub>J</sub> 高达 85°C		2.5	5.0	μA
I <sub>SD_VIN</sub>	流入 VIN 引脚的关断电流	IC 禁用, VIN = SW = 2.5V 至 23V, T <sub>J</sub> 最高 85°C		1.5	7	μA
I <sub>SD_SW</sub>	流入 SW 引脚的关断电流	IC 禁用, VIN = SW = 2.5V 至 23V, T <sub>J</sub> 最高 85°C		0.25	2	μA
I <sub>SD_VOUT</sub>	流入 VOUT 引脚的关断电流	IC 禁用, V <sub>OUT</sub> = 2.5V 至 25V, VIN = 0V, T <sub>J</sub> 最高 85°C		2.5	6	μA
I <sub>FB_LKG</sub>	流入 FB 引脚的漏电流				50	nA
<b>逻辑接口</b>						
V <sub>EN_H</sub>	EN 高电平电压阈值	VCC = 5.0V			1.18	V
V <sub>EN_L</sub>	EN 低电平电压阈值	VCC = 5.0V	0.4			V
V <sub>EN/UVLO_RISE</sub>	EN/UVLO 上的 UVLO 上升阈值	VCC = 5.0V	1.20	1.23	1.27	V
I <sub>EN/UVLO</sub>	EN/UVLO 引脚上的拉电流	V <sub>EN/UVLO</sub> = 1.3V		5.3		μA
V <sub>MODE_H</sub>	MODE 高电平电压阈值	VCC = 5.0V			1.2	V
V <sub>MODE_L</sub>	MODE 低电平电压阈值	VCC = 5.0V	0.4			V
<b>输出</b>						
V <sub>REF</sub>	FB 引脚上的基准电压	PWM 模式	0.985	1	1.015	V
V <sub>REF</sub>	FB 引脚上的基准电压	PFM 模式		1.01		V
V <sub>OUT_OVP</sub>	输出 OVP 保护阈值	V <sub>OUT</sub> OVP 上升	25.7	27	28	V
V <sub>OUT_OVP_HYS</sub>	输出 OVP 保护迟滞			1		V
<b>电源开关</b>						
R <sub>DS(on)</sub>	高侧 MOSFET 导通电阻	VCC = 5.0V		8.5		mΩ
F <sub>SW</sub>	开关频率	VIN = 3.6V, VOUT = 18V, PWM 模式	285	320	355	kHz
t <sub>OFF_min</sub>	最短关断时间			90	130	ns
t <sub>DLH</sub>	LS-GATE 关闭到 HS-GATE 开启死区时间			30		ns
t <sub>DHL</sub>	HS-GATE 关闭到 LS-GATE 开启死区时间			25		ns

$T_J = -40^{\circ}\text{C}$  至  $125^{\circ}\text{C}$ ,  $V_{IN} = 3.6\text{V}$ ,  $V_{OUT} = 18\text{V}$ 。典型值是在  $T_J = 25^{\circ}\text{C}$  时给出 (除非另有说明)

参数		测试条件	最小值	典型值	最大值	单位
$I_{LIM}$	高钳位谷值电流限值	$R_{ILIM} = 20\text{k}\Omega$ , 强制 PWM 模式	17	20	23	A
$I_{LIM}$	高钳位谷值电流限值	$R_{ILIM} = 20\text{k}\Omega$ , 自动 PFM 模式	17	20	23	A
$I_{LIM}$	低钳位谷值电流限值			0.25		A
<b>软启动</b>						
$t_{SS}$	内部基准软启动时间			7		ms
<b>栅极驱动器</b>						
$V_{DRV\_L}$	低态电压降	100mA 灌电流		0.045		V
$V_{DRV\_H}$	高态电压降	100mA 拉电流		0.12		V
<b>误差放大器</b>						
$I_{SINK}$	COMP 引脚灌电流	$V_{FB} = V_{REF} + 400\text{mV}$ , $V_{COMP} = 1.5\text{V}$		20		$\mu\text{A}$
$I_{SOURCE}$	COMP 引脚拉电流	$V_{FB} = V_{REF} - 400\text{mV}$ , $V_{COMP} = 1.5\text{V}$		20		$\mu\text{A}$
$V_{COMPH}$	COMP 引脚上的高钳位电压	$R_{ILIM} = 20\text{k}\Omega$ , PWM 模式		1.6		V
$V_{COMPH}$	COMP 引脚上的高钳位电压	$R_{ILIM} = 20\text{k}\Omega$ , PFM 模式		1.45		V
$V_{COMPL}$	COMP 引脚上的低钳位电压			0.6		V
$K_{COMP}$	功率级跨导 (电感器峰值电流/补偿电压)			20		A/V
$G_{EA}$	误差放大器跨导	$V_{CC} = 5.0\text{V}$		180		$\mu\text{A/V}$
<b>同步时钟</b>						
$R_{SYNC}$	SYNC 引脚的内部下拉电阻器			800		$\text{k}\Omega$
$V_{M/SYNC\_H}$	M/SYNC 高电平电压阈值				1.2	V
$V_{M/SYNC\_L}$	M/SYNC 低电平电压阈值		0.4			V
$T_{SYNC\_MIN}$	同步时钟最小脉冲宽度		50			ns
<b>保护</b>						
$T_{SD}$	热关断	结温上升		160		$^{\circ}\text{C}$
$T_{SD\_HYS}$	热关断迟滞			20		$^{\circ}\text{C}$

## 5.6 典型特性

$T_A = 25^\circ\text{C}$ ,  $f_{\text{SW}} = 320\text{kHz}$  (除非另有说明)。

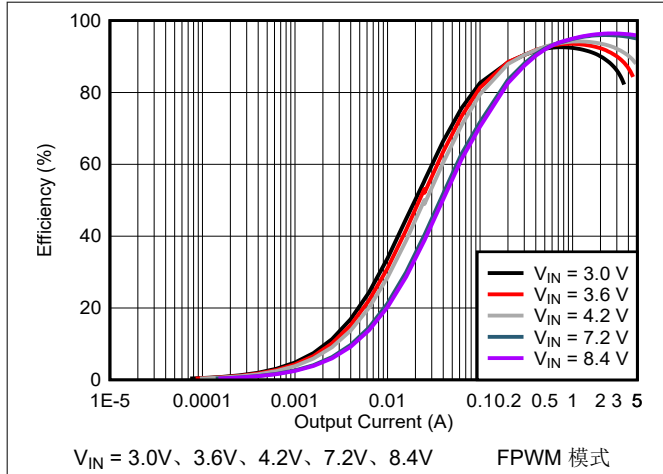


图 5-1. 效率与输出电流间的关系,  $V_{\text{OUT}} = 18\text{V}$

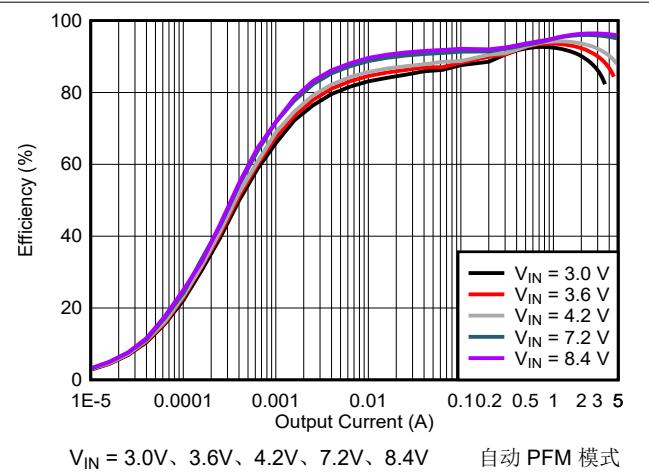


图 5-2. 效率与输出电流间的关系,  $V_{\text{OUT}} = 18\text{V}$

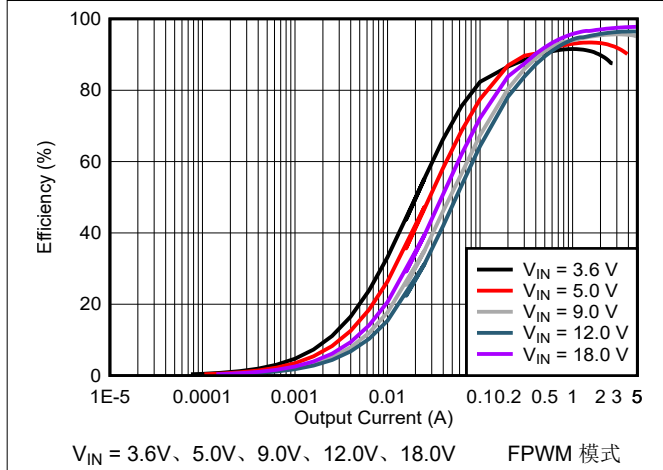


图 5-3. 效率与输出电流间的关系,  $V_{\text{OUT}} = 24\text{V}$

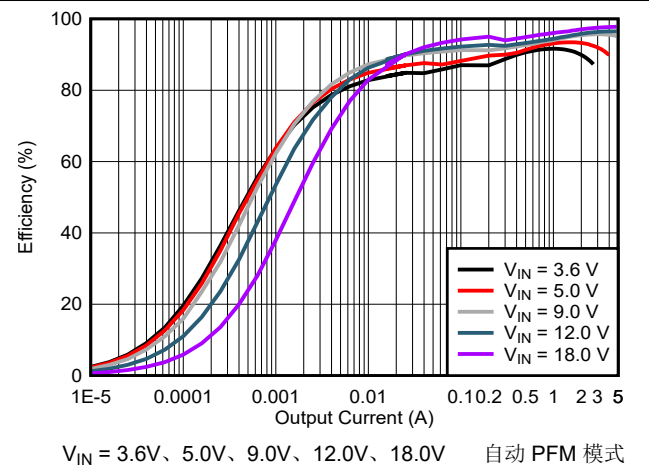


图 5-4. 效率与输出电流间的关系,  $V_{\text{OUT}} = 24\text{V}$

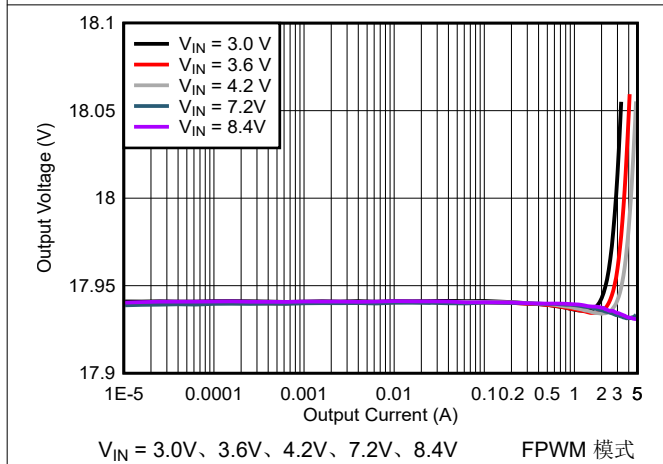


图 5-5. 输出电压与输出电流间的关系,  $V_{\text{OUT}} = 18\text{V}$

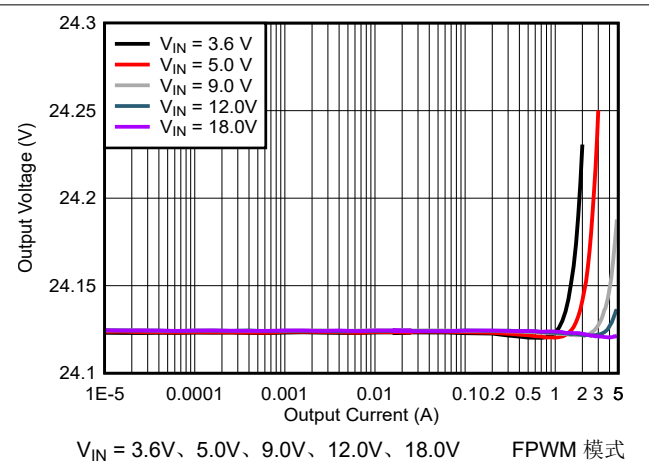
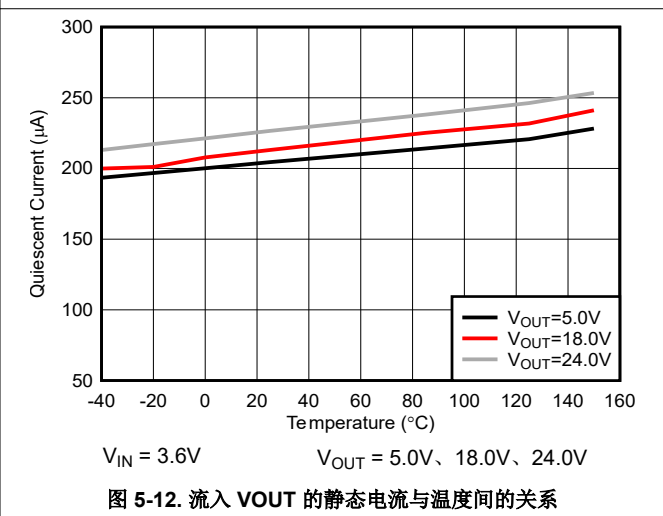
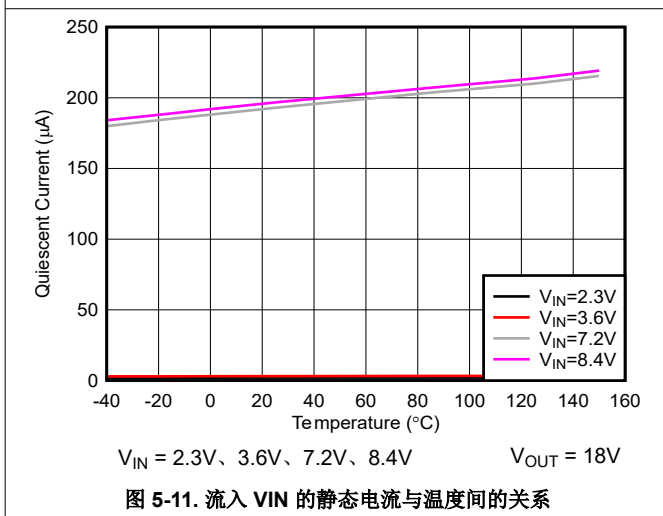
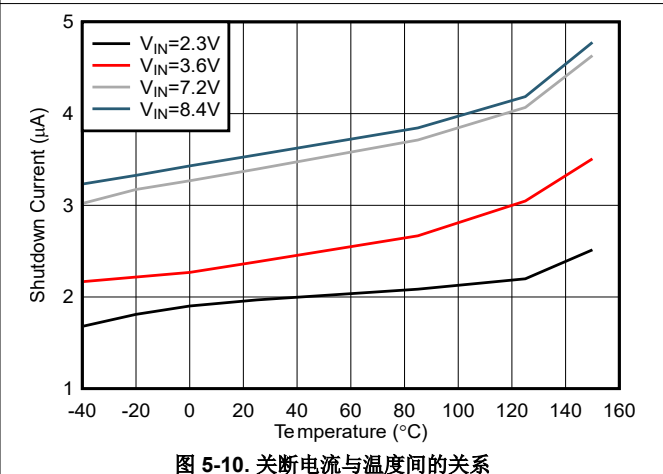
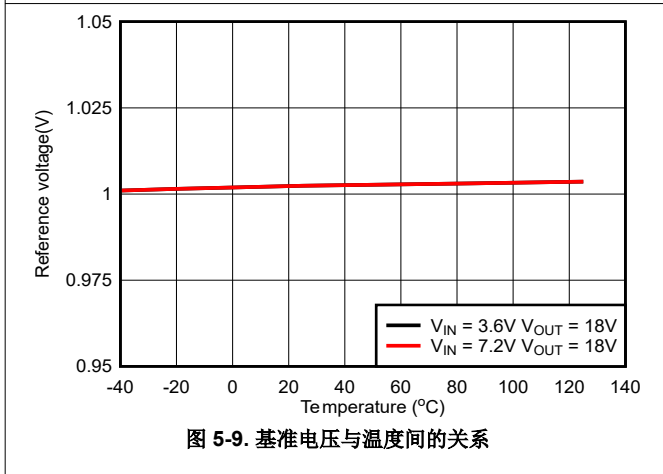
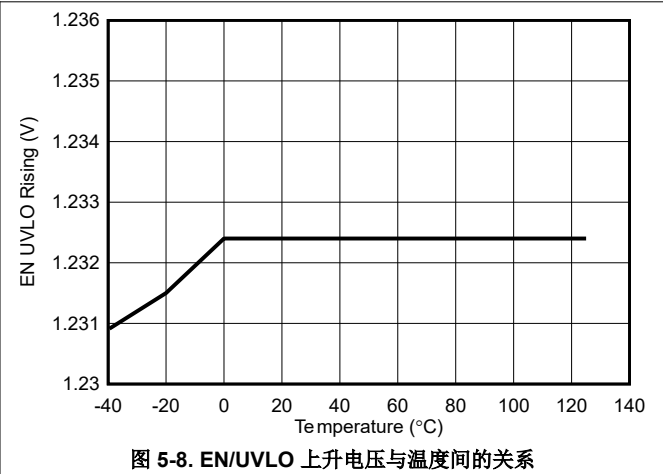
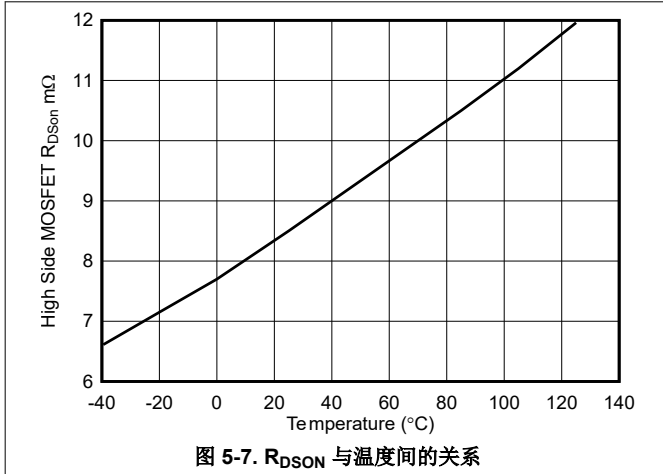


图 5-6. 输出电压与输出电流间的关系,  $V_{\text{OUT}} = 24\text{V}$

### 5.6 典型特性 (续)





## 6 详细说明

### 6.1 概述

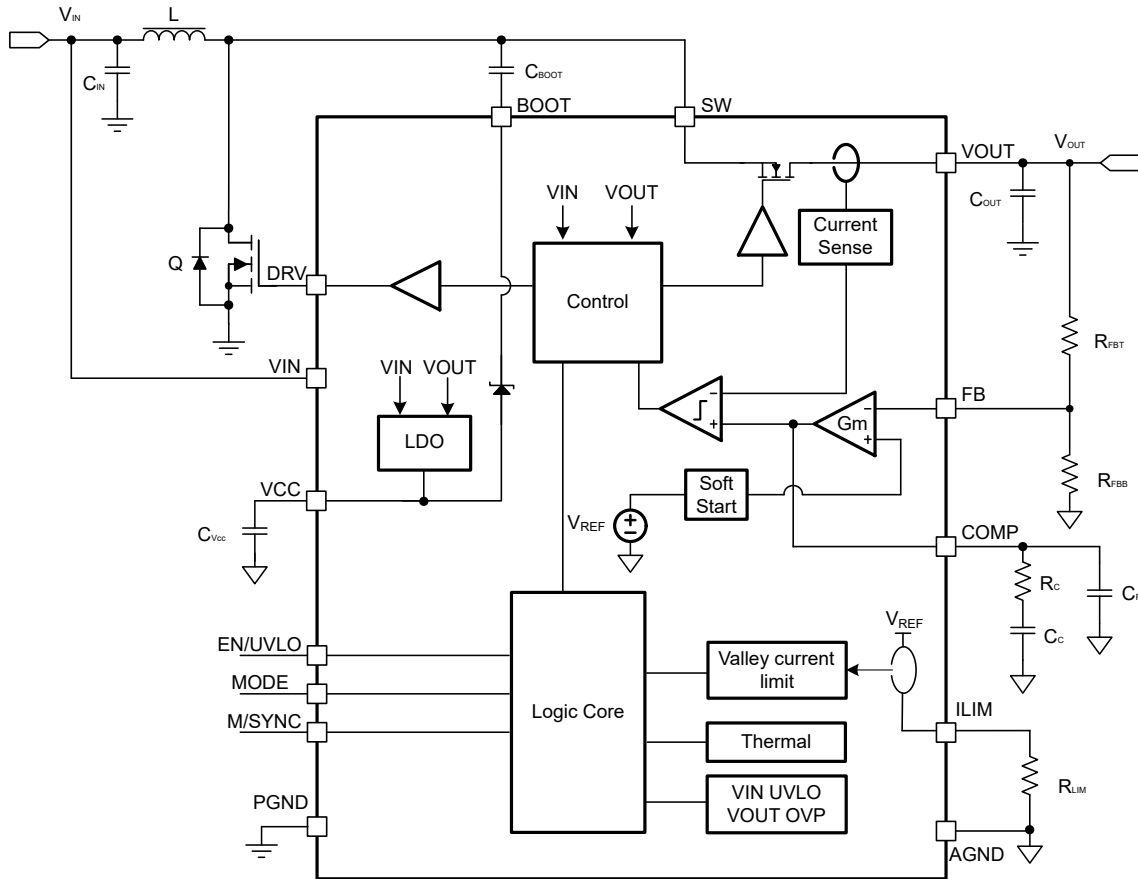
TPS61287 是一款高功率密度同步升压转换器，集成了高侧同步整流器 MOSFET，并使用外部低侧 MOSFET 来提供高效率的小尺寸解决方案。TPS61287 具有 2.0V 至 23V 的宽输入电压范围，输出电压高达 25V，具有 20A 开关谷值电流能力。

TPS61287 采用自适应恒定导通时间谷值电流控制拓扑来调节输出电压。在中等到重负载条件下，TPS61287 在脉宽调制 (PWM) 模式下工作。在轻负载条件下，通过配置 MODE 引脚可实现两种可选模式：自动 PFM 模式（可提高轻负载效率）和强制 PWM 模式（可避免因开关频率较低而引发可闻噪声和其他问题）。PWM 模式下的开关频率为 320kHz。TPS61287 提供 27V 输出过压保护、逐周期过流保护和热关断保护。

TPS61287 支持可堆叠多相运行。两个 TPS61287 可以构建一个可堆叠双相转换器。此外，最多可将 4 个 TPS61287 配置为在相同开关频率下进行多相运行，以支持更高的功率和电感器电流平衡。多相运行极大地降低了峰值电感器电流和电容器纹波电流，并提高了有效开关频率，从而更大程度减小了电感器和电容器尺寸。

TPS61287 采用 2.5mm x 3.0mm VQFN HotRod™ Lite 封装，尽可能减少了外部元件的数量，可提供超小尺寸解决方案。

### 6.2 功能方框图



## 6.3 特性说明

### 6.3.1 使能和启动

TPS61287 具有软启动功能，可防止启动期间出现高浪涌电流。当 EN/UVLO 引脚被拉高时，内部软启动电容器以恒定电流充电。在此期间，软启动电容器电压与内部基准电压 (1.0V) 进行比较。较低者被馈入误差放大器的内部正输入。随着软启动电容器电压的上升，误差放大器的输出 (决定电感器谷值电流值) 缓慢上升。软启动阶段在软启动电容器电压超过内部基准 (1.0V) 后完成，从 0V 到 1.0V 需要 7ms 的时间。当 EN 引脚被拉至低电平时，软启动电容器的电压会放电至接地。

### 6.3.2 欠压锁定 (UVLO)

UVLO 电路防止器件在低输入电压时出现故障，并且防止电池过度放电。TPS61287 具有  $V_{IN\_UVLO}$  和  $V_{CC\_UVLO}$  功能。当 VIN 引脚上的下降电压触发 UVLO 下降阈值  $V_{IN\_UVLO}$  (典型值为 1.9V) 时，这些锁定功能将禁止器件切换。当 VIN 引脚上的上升电压触发 UVLO 上升阈值 (典型值为 2.2V) 时，该器件开始运行。当 VCC 引脚上的下降电压触发 UVLO 阈值  $V_{CC\_UVLO}$  (典型值为 2.15V) 时，这些功能也会禁用器件。

### 6.3.3 可编程 EN/UVLO

TPS61287 的 EN/UVLO 引脚具有双功能使能和欠压锁定 (UVLO) 电路。当 VIN 和 VCC 引脚上的电压高于 UVLO 上升阈值且 EN/UVLO 引脚被拉至 1.18V 以上但低于使能 EN/UVLO 阈值 1.23V 时，TPS61287 被启用，但仍处于待机模式。

EN/UVLO 引脚具有精确的 UVLO 电压阈值，可支持具有迟滞的可编程输入欠压锁定。当 EN/UVLO 引脚电压大于 1.23V 的 UVLO 阈值时，TPS61287 将被启用并执行开关操作。迟滞电流  $I_{UVLO\_HYS}$  从 EN/UVLO 引脚流出，提供的迟滞可防止输入电压缓慢变化时出现噪声引起的开/关抖动。

使用图 6-1 中所示的电阻分压器，可使用方程式 1 计算导通阈值。

$$V_{IN(UVLO\_ON)} = V_{UVLO} \times \left(1 + \frac{R1}{R2}\right) \quad (1)$$

其中

- $V_{UVLO}$  是 EN/UVLO 引脚上 1.23V 的 UVLO 阈值。

UVLO 导通阈值和关断阈值之间的迟滞由 EN/UVLO 电阻分压器中的上电阻器设置，可通过方程式 2 计算。

$$\Delta V_{IN(UVLO)} = I_{UVLO\_HYS} \times R1 \quad (2)$$

其中

- 当 EN/UVLO 引脚上的电压高于  $V_{UVLO}$  时， $I_{UVLO\_HYS}$  为 EN/UVLO 引脚流出的拉电流。

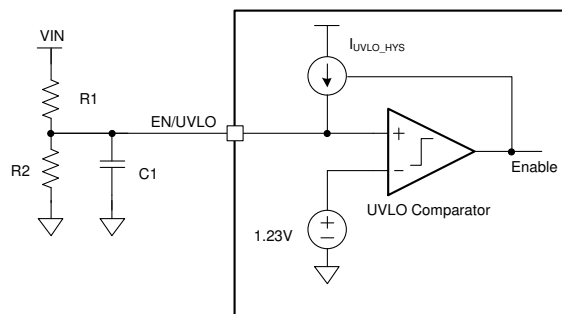


图 6-1. EN/UVLO 引脚上具有电阻分压器的可编程 UVLO

将 NMOSFET 与电阻分压器配合使用，用户可实现逻辑使能和可编程 UVLO，如图 6-2 所示。EN 逻辑高电平必须大于使能阈值加上 NMOSFET Q1 的  $V_{th}$ 。Q1 还消除了关断模式下从 VIN 通过 UVLO 电阻分压器接地的漏电流。

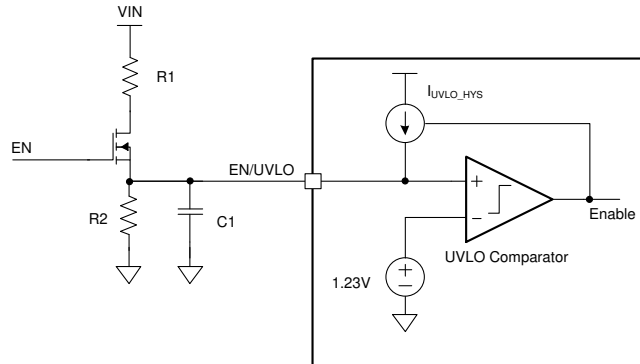


图 6-2. 逻辑使能和可编程 UVLO

### 6.3.4 开关谷值电流限制

TPS61287 具有内部逐周期电流限制，可防止意外施加大开关电流。在关断期间，通过检测集成高侧 MOSFET 上的压降进行电流限值检测。一旦开关谷值电流触发限制阈值，高侧 MOSFET 就会立即关闭。开关谷值电流限制可通过 ILIM 引脚与地之间的电阻器进行设置。谷值电流限制与电阻间的关系如方程式 3 所示。

$$I_{valley}(A) = \frac{400k}{R_{LIM}(k)} \quad (3)$$

其中

- $R_{LIM}$  是 ILIM 引脚和 AGND 引脚之间的电阻。
- $I_{valley}$  是开关谷值电流限制。

例如，如果  $R_{LIM}$  为  $20k\Omega$ ，则谷值电流限制为 20A。ILIM 引脚不能悬空或连接到 VCC。

### 6.3.5 外部时钟同步

TPS61287 可与施加到 M/SYNC 引脚的外部时钟信号同步，适用于噪声敏感型或多相应用。如果向 M/SYNC 引脚施加外部时钟信号，则器件开关频率会强制与外部时钟同步。外部时钟频率必须在默认开关频率 320kHz 的  $\pm 20\%$  范围内。M/SYNC 引脚上的外部时钟必须具有小于 0.4V 的低电平电压和大于 1.2V 的高电平电压。有效的同步时钟信号必须大于 50ns 宽，并且在同步之前至少有 4 个连续时钟。

当达到开关限制（例如达到最短导通时间、最短关断时间、电流限值等）时，TPS61287 可能无法同步到外部时钟。

将 M/SYNC 引脚连接到 GND，以避免在未使用外部同步功能时产生噪声。

### 6.3.6 可堆叠多相运行

TPS61287 支持可堆叠多相运行。两个 TPS61287 可以构建一个可堆叠双相转换器。主器件的 M/SYNC 必须接地。从器件的 M/SYNC 连接到主器件驱动器引脚的衰减信号。图 6-3 展示了 2 个 TPS61287 可堆叠配置。推荐使用强制 PWM 模式，以实现更好的电流平衡和可靠的相移。

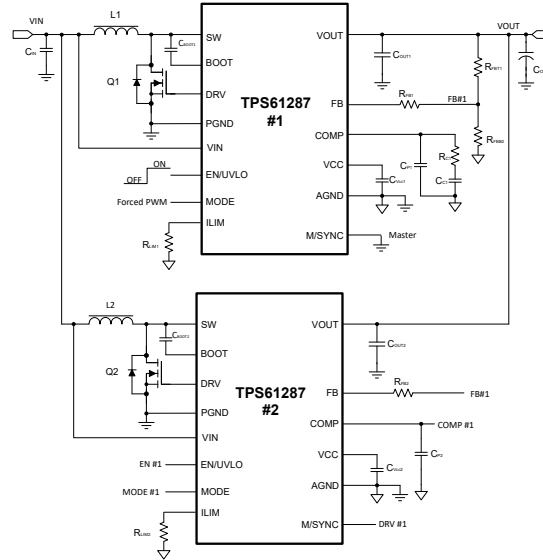


图 6-3. TPS61287 面向高功率应用的双相运行

此外，最多可将 4 个 TPS61287 配置为在相同开关频率下进行多相运行，以支持更高的功率和电感器电流平衡。多相运行极大地降低了峰值电感器电流和电容器纹波电流，并提高了有效开关频率，从而更大幅度减小了电感器和电容器尺寸。图 6-4 展示了 4 个 TPS61287 可堆叠配置。

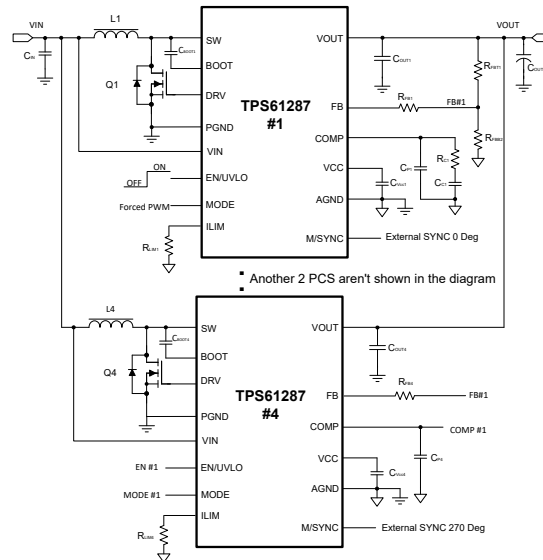


图 6-4. TPS61287 面向高功率应用的多相运行

### 6.3.7 器件功能模式

在中等到重负载条件下，TPS61287 以 320kHz 频率脉宽调制 (PWM) 模式运行。在轻负载条件下，TPS61287 实现了两种工作模式：自动 PFM 模式和强制 PWM 模式，可满足不同的应用要求。工作模式由 MODE 引脚的状态进行设置。当 MODE 引脚为逻辑高电平时，器件在强制 PWM 模式下运行。当 MODE 引脚为逻辑低电平时，器件在自动 PFM 模式下运行。

#### 6.3.7.1 强制 PWM 模式

在强制 PWM 模式下，TPS61287 在轻负载条件下保持开关频率不变。当负载电流减小时，内部误差放大器的输出也会降低，使电感器谷值电流降低，从而减少从输入到输出的功率。如果输出电流进一步降低，在关断期间流

经电感器的电流会降为零。即使流经 MOSFET 的电流为零，高侧 N-MOSFET 也不会关断。因此，电感器电流在变为零后会改变方向。功率流将从输出流到输入。在此模式下效率较低。但是，在轻负载条件下使用固定开关频率，没有可闻噪声以及其他可能由低开关频率引起的问题。

### 6.3.7.2 自动 PFM 模式

在自动 PFM 模式下，TPS61287 提供从 PWM 到 PFM 运行的无缝转换，并启用自动脉冲跳跃模式，该模式可在宽负载范围内提供出色的效率。随着负载电流下降或 VIN 上升，内部误差放大器的输出会降低，使电感器谷值电流降低，从而为负载提供更低的功率。当误差放大器的输出下降并达到大约 250mA 谷值电流的阈值时，误差放大器的输出被钳位至该值，并且不会再下降，TPS61287 会延长开关周期的关断时间，以便为输出提供更少的能量，并将输出电压调节到标称值的 1.01 倍。

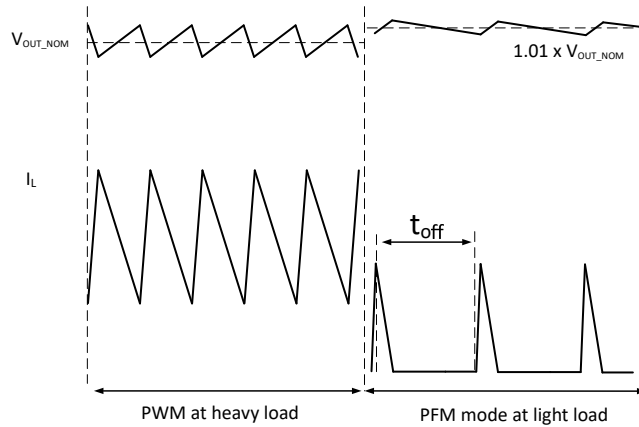


图 6-5. 自动 PFM 模式图

### 6.3.8 过压保护

如果检测到 VOUT 引脚上的输出电压高于 27V (典型值)，TPS61287 将立即停止开关，直到 VOUT 引脚上的电压将迟滞值降至低于输出过压保护阈值。此功能可防止输出端出现过压，并保护连接到输出端的电路，免受过压的影响。

### 6.3.9 热关断

实施了热关断功能，以防止因过热和功率耗散而造成损坏。通常，当结温超过 160°C (典型值) 时，就会发生热关断。如果触发了热关断，器件将停止开关，并在结温降至 140°C (典型值) 以下时恢复。

## 7 应用和实例

### 备注

以下应用部分中的信息不属于 TI 元件规格，TI 不担保其准确性和完整性。TI 的客户负责确定元件是否适合其用途，以及验证和测试其设计实现以确认系统功能。

### 7.1 应用信息

TPS61287 具有最高 25V 的输出电压和 20A 的开关电流能力。在中等到重负载条件下，TPS61287 以准恒定频率脉宽调制 (PWM) 模式运行。在轻负载条件下，转换器可根据所选的模式以自动 PFM 模式或强制 PWM 模式运行。自动 PFM 模式可在整个负载范围内提供高效率，而强制 PWM 模式可避免噪声，因为开关频率是固定的。转换器使用自适应恒定导通时间谷值电流控制方案，该方案以超小的输出电容提供出色的瞬态线路和负载响应。通过外部环路补偿，TPS61287 可以使用不同的电感器和输出电容器组合运行。

### 7.2 典型应用

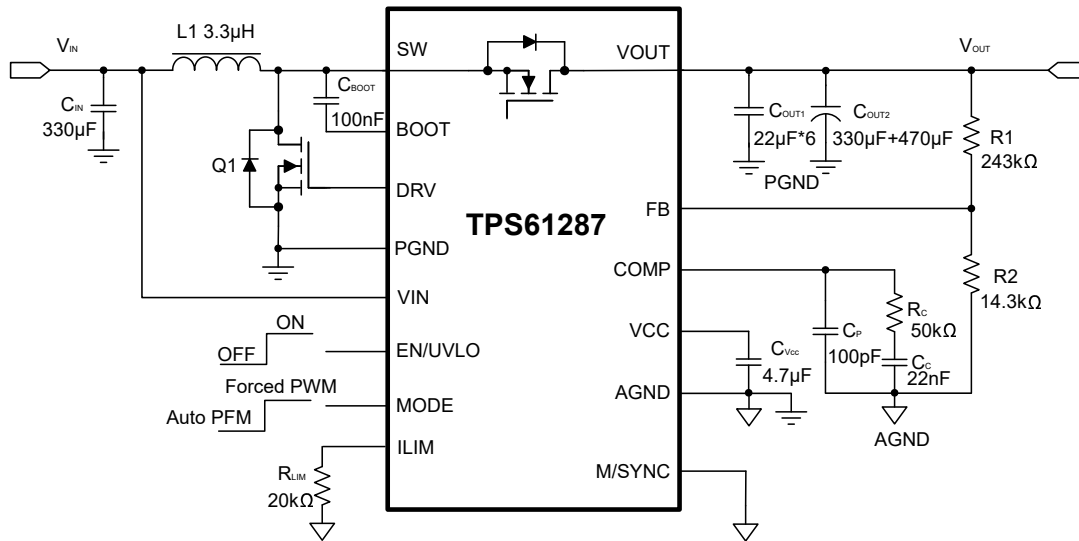


图 7-1. TPS61287 3.6V 输入电压至 18V 输出电压 3A 输出转换器

#### 7.2.1 设计要求

表 7-1. 设计参数

设计参数	示例值
输入电压范围	3.3V 至 4.2V
输出电压	18V
输出电压纹波	180mV 峰峰值
输出电流额定值	3A

## 7.2.2 详细设计过程

### 7.2.2.1 设置输出电压

输出电压由外部电阻分压器 ( 图 7-1 电路图中的 R1、R2 ) 设置。为了获得出色精度，R2 应小于 300kΩ，以确保流过 R2 的电流至少比 FB 引脚漏电流大 100 倍。将 R2 更改为较低的值可提高抗噪声注入干扰的能力。将 R2 更改为更高的值可降低静态电流，从而在轻负载下实现更高的效率。

然后，通过下式计算 R1 的值：

$$R_1 = \frac{(V_{OUT} - V_{REF}) \times R_2}{V_{REF}} \quad (4)$$

### 7.2.2.2 电感器选型

由于电感器的选型会影响电源运行的稳态、瞬态行为、环路稳定性和升压转换器效率，电感器是开关电源稳压器设计中最重要元件。对于电感器性能而言，三个最重要的规格是电感值、直流电阻与饱和电流。

建议 TPS61287 与 2.2μH 至 4.7μH 的电感器配合使用。2.2μH 电感器通常采用较小或薄型封装，而 4.7μH 电感器则会产生更低的电感器电流纹波。

在没有电流偏置的情况下，电感值的容差可以为 ±20%，甚至是 ±30%。当电感器电流接近饱和水平时，其电感可以比 0A 电流时的电感值减少 20% 至 35%，具体取决于电感器供应商对饱和电流的定义。选择电感器时，请验证电感器的额定电流（尤其是饱和电流）是否大于运行期间的峰值电流。

按照方程式 5 至方程式 7 计算电感器的峰值电流。如需计算最坏情况下的电流，请使用应用的最小输入电压、最大输出电压和最大负载电流。为了留出足够的设计裕度，TI 建议在计算时使用最小开关频率、容差为 -30% 的电感值以及低电源转换效率。

在升压稳压器中，按方程式 5 计算电感器直流电流。

$$I_{DC} = \frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \eta} \quad (5)$$

其中

- $V_{OUT}$  是升压稳压器的输出电压。
- $I_{OUT}$  是升压稳压器的输出电流。
- $V_{IN}$  是升压稳压器的输入电压。
- $\eta$  是电源转换效率。

按方程式 6 计算电感器电流峰峰值纹波。

$$I_{PP} = \frac{1}{L \times \left( \frac{1}{V_{OUT} - V_{IN}} + \frac{1}{V_{IN}} \right) \times f_{SW}} \quad (6)$$

其中

- $I_{PP}$  是电感器峰峰值纹波。
- $L$  是电感值。
- $f_{SW}$  为开关频率。
- $V_{OUT}$  是输出电压。
- $V_{IN}$  是输入电压。

因此，可以通过方程式 7 来计算电感器的峰值电流  $I_{Lpeak}$ 。



$$I_{Lpeak} = I_{DC} + \frac{I_{PP}}{2} \quad (7)$$

所选电感器的饱和电流应高于计算得出的峰值电流。

电感器的谷值电流  $I_{Lvalley}$  可通过 [方程式 8](#) 计算。

将 TPS61287 的电流限值设置为高于计算得出的谷值电流。

$$I_{Lvalley} = I_{DC} - \frac{I_{PP}}{2} \quad (8)$$

升压转换器效率取决于电流路径的电阻、与开关 MOSFET 相关的开关损耗和电感器的磁芯损耗。TPS61287 优化了内部开关电阻。

但是，整体效率受电感器直流电阻 (DCR)、开关频率下的等效串联电阻 (ESR) 和内芯损耗的影响很大。磁芯损耗与磁芯材料有关，不同的电感器具有不同的磁芯损耗。对于某个电感器，较大的电流纹波会产生更高的 DCR 和 ESR 导通损耗和更高的磁芯损耗。通常，电感器的数据表不提供 ESR 和磁芯损耗信息。如果需要，请咨询电感器供应商以获取详细信息。一般而言，TI 建议使用具有较低 DCR 和 ESR 的电感器。但是，需要在电感器的电感、DCR 和 ESR 电阻以及占位面积之间进行权衡。此外，屏蔽电感器的 DCR 通常高于非屏蔽电感器。

[表 7-2](#) 列出了为 TPS61287 推荐的电感器。根据前面的计算和基准评估，验证推荐的电感器是否可以支持用户目标应用。在此应用中，选择了 Coilcraft 的电感器 XGL1060-332MEC，因为它的尺寸小。

**表 7-2. 建议的电感器**

器件型号	L (μH)	DCR MAX (mΩ)	饱和电流/额定热电流 (A)	最大尺寸 (长 × 宽 × 高 mm)	供应商 <sup>(1)</sup>
CMLE105T-2R2MS	2.2	4.5	26.0/19.5	10.3 × 11.5 × 5.0	Cyntec
CMME105T-3R3MS	3.3	7.5	22.0/15.0	10.3 × 11.5 × 5.0	Cyntec
XAL1060-222MEC	2.2	4.3	31.0/25.3	10.0 × 11.3 × 6.0	Coilcraft
XGL1060-332MEC	3.3	5.7	26.0/22.0	10.0 × 11.3 × 6.0	Coilcraft

(1) 请参阅第三方产品免责声明

### 7.2.2.3 自举电容器和 VCC 电容器选型

BOOT 和 SW 引脚之间的自举电容器提供栅极电流，以在每个周期的导通期间为高侧 FET 器件栅极充电。栅极电流还为自举电容器提供电荷。自举电容器的建议值为 0.1 μF 至 1.0 μF。C<sub>BOOT</sub> 必须为高品质、低 ESR 陶瓷电容器，置于器件引脚上，尽量减少布线电感导致的瞬时电压的潜在危害。

VCC 引脚是内部 LDO 的输出。需要在 VCC 引脚上使用一个高于 2.2 μF 的陶瓷电容器，以实现 LDO 的稳定运行。

### 7.2.2.4 MOSFET 选择

所选的外部功率 MOSFET 必须具有能够承受最大输出电压和瞬态尖峰 (振铃) 的 V<sub>DS</sub> 额定值。此应用中选择了额定值为 40V 的 MOSFET。

确定额定电压后，通过在 MOSFET R<sub>DS(ON)</sub> 和总栅极电荷 (Qg) 之间进行权衡来选择 MOSFET，以平衡导通损耗和开关损耗。

注意死区时间限制，验证低侧和高侧 MOSFET 没有同时导通。这种高开关频率设计优先选用无引线封装，以更最大限度地减小驱动寄生电感。添加串联栅极电阻器时要格外小心，因为这可能导致有效死区时间缩短。

该器件的 MOSFET 栅极驱动器电流由 VCC 供电。在启动之前，VCC 电压由内部 LDO 的 VIN 供电。验证 MOSFET 的栅极阈值电压 (V<sub>th</sub>) 是否低于目标设计的最小 VIN 电压，以确保 MOSFET 完全导通。

最大栅极电荷功率受限于 15mA VCC 拉电流限制。必须考虑驱动损耗以满足 VCC 的拉电流限制。



### 7.2.2.5 输入电容器选型

因为多层陶瓷电容器具有极低的 ESR 并采用小型封装，所以非常适合升压转换器的输入去耦。输入电容器必须尽可能靠近器件。虽然 22  $\mu$ F 输入电容器或等效电容器足以满足大多数应用的要求，但也可以使用更大的电容来减少输入电流纹波。

仅使用陶瓷输入电容器时要小心。在输入端使用陶瓷电容器并且通过长导线（例如来自插墙式适配器中）供电时，输出端的负载阶跃会在 VIN 引脚处引起振铃。此铃振可耦合到输出端，并被错误地作为环路不稳定进行处理，甚至可导致器件损坏。在此情况下，必须在 CIN 和电源线之间放置额外的“大容量”电容器（例如电解电容器或钽电容），以减少可能出现在电源线的电容和 CIN 之间的铃振。

### 7.2.2.6 输出电容器选型

通常，需要结合使用陶瓷电容器和大容量电解电容器，来提供低 ESR、高纹波电流容量和低输出电压纹波。

当输入电压达到最小值时，电容会产生最大的输出电压纹波。根据所需的输出电压纹波，使用以下公式计算所需的最小有效电容 COUT：

$$V_{\text{ripple\_dis}} = \frac{(V_{\text{OUT}} - V_{\text{IN\_MIN}}) \times I_{\text{OUT}}}{V_{\text{OUT}} \times f_{\text{SW}} \times C_{\text{OUT}}} \quad (9)$$

$$V_{\text{ripple\_ESR}} = I_{\text{Lpeak}} \times R_{\text{C\_ESR}} \quad (10)$$

其中

- V<sub>ripple\_dis</sub> 是由输出电容器充放电引起的输出电压纹波。
- V<sub>ripple\_ESR</sub> 是由输出电容器的 ESR 导致的输出电压纹波。
- V<sub>IN\_MIN</sub> 是升压转换器的最低输入电压。
- V<sub>OUT</sub> 是输出电压。
- I<sub>OUT</sub> 是输出电流。
- I<sub>Lpeak</sub> 是电感器的峰值电流。
- f<sub>SW</sub> 为转换器开关频率。
- R<sub>C\_ESR</sub> 是输出电容的 ESR。

#### 备注

直流偏置效应：高电容陶瓷电容器具有直流偏置效应，会对最终的有效电容产生很大影响。因此，必须仔细选择正确的电容器值。额定电容器值和有效电容之间的差异是由封装尺寸和额定电压以及材料引起的。一个具有 10  $\mu$ F 且额定电压为 10V 的 0805 电容器在输出电压为 5V 时的有效电容可能小于 5  $\mu$ F。

### 7.2.2.7 环路稳定性

TPS61287 需要外部补偿，从而可以针对每个应用优化环路响应。COMP 引脚是内部误差放大器的输出。一个由电阻器 RC 和陶瓷电容器 CC 和 CP 组成的外部补偿网络连接至 COMP 引脚。

采用峰值电流控制的恒定导通时间 (COT) 的功率级小信号环路响应可通过 [方程式 11](#) 建模。

$$G_{\text{PS}}(S) = K_{\text{COMP}} \times \frac{R_{\text{O}} \times (1-D)}{2} \times \frac{\left(1 + \frac{S}{2\pi f_{\text{ESRZ}}}\right) \times \left(1 - \frac{S}{2\pi f_{\text{RHPZ}}}\right)}{1 + \frac{S}{2\pi f_{\text{P}}}} \quad (11)$$

其中

- D 是开关占空比。
- $R_O$  是输出负载电阻。
- $K_{COMP}$  是功率级跨导 (电感器峰值电流/补偿电压), 为 20A/V。

$$f_P = \frac{2}{2\pi \times R_O \times C_O} \quad (12)$$

其中

- $C_O$  为输出电容。

$$f_{ESRZ} = \frac{1}{2\pi \times R_{ESR} \times C_O} \quad (13)$$

其中

- $R_{ESR}$  为输出电容器的等效串联电阻。

$$f_{RHPZ} = \frac{R_O \times (1-D)^2}{2\pi \times L} \quad (14)$$

COMP 引脚是内部跨导放大器的输出。方程式 15 展示了补偿网络的小信号传递函数。

$$G_C(S) = \frac{G_{EA} \times R_{EA} \times V_{REF}}{V_{OUT}} \times \frac{\left(1 + \frac{S}{2 \times \pi \times f_{COMZ}}\right)}{\left(1 + \frac{S}{2 \times \pi \times f_{COMP1}}\right) \left(1 + \frac{S}{2 \times \pi \times f_{COMP2}}\right)} \quad (15)$$

其中

- $G_{EA}$  是放大器的跨导。
- $R_{EA}$  是放大器的输出电阻。
- $V_{REF}$  是 FB 引脚的基准电压。
- $V_{OUT}$  是输出电压。
- $f_{COMP1}$ 、 $f_{COMP2}$  是补偿网络极点的频率。
- $f_{COMZ}$  是补偿网络零点的频率。

下一步是选择环路交叉频率  $f_C$ 。环路增益在交叉之前保持在零以上的频率越高, 环路响应越快。通常, 环路增益交叉点不高于开关频率  $f_{SW}$  的 1/10 或 RHPZ 频率  $f_{RHPZ}$  的 1/5 (以较低者为准)。

然后, 按照以下公式设置  $R_C$ 、 $C_C$  和  $C_P$  (在中) 的值。

$$R_C = \frac{2\pi \times V_{OUT} \times C_O \times f_C}{(1-D) \times V_{REF} \times G_{EA} \times K_{COMP}} \quad (16)$$

其中

- $f_C$  是所选的交叉频率。

$C_C$  的值可以通过方程式 17 设置。

$$C_C = \frac{R_O \times C_O}{2R_C} \quad (17)$$

$C_P$  的值可以通过 [方程式 18](#) 设置。

$$C_P = \frac{R_{ESR} \times C_O}{R_C} \quad (18)$$

如果计算得出的  $C_P$  值小于 10pF，则可以将其保持开路状态。

设计大于 45° 相位裕度和大于 10dB 增益裕度的环路，可消除线路和负载瞬态期间的输出电压振铃。

7.2.3 应用曲线

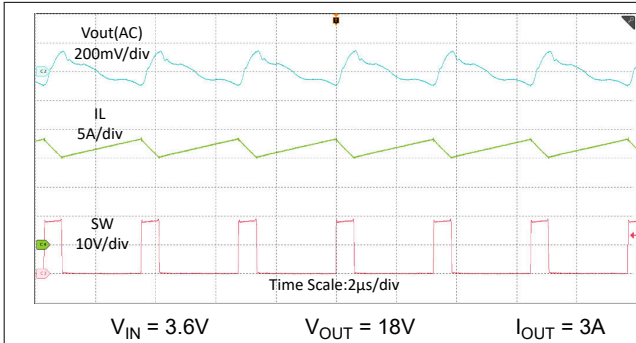


图 7-2. 3A 负载 PFM 模式下的开关波形

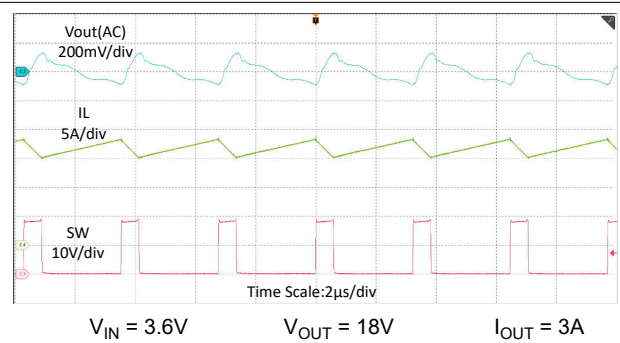


图 7-3. 3A 负载 FPWM 模式下的开关波形

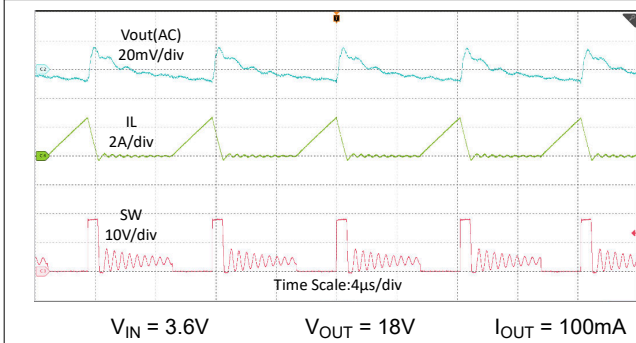


图 7-4. 100mA 负载 PFM 模式下的开关波形

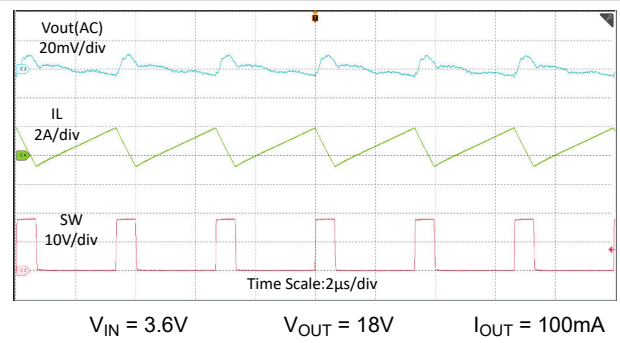


图 7-5. 100mA 负载 FPWM 模式下的开关波形

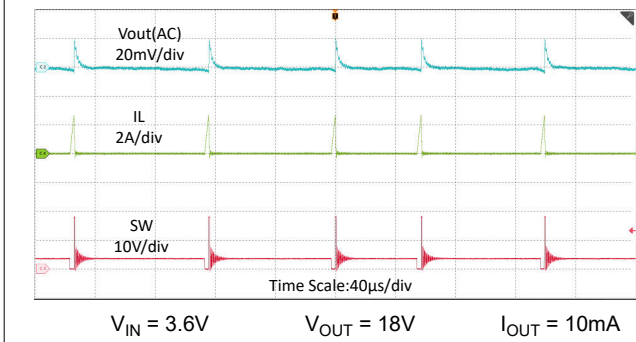


图 7-6. 10mA 负载 PFM 模式下的开关波形

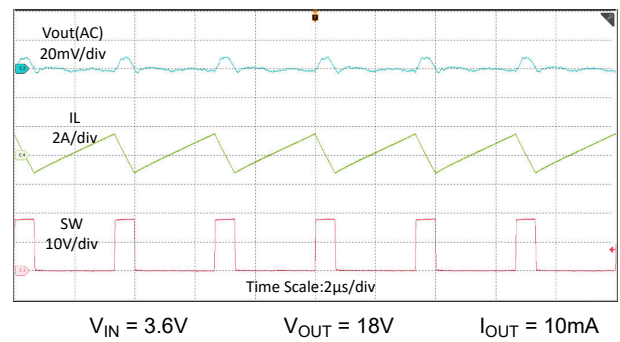


图 7-7. 10mA 负载 FPWM 模式下的开关波形

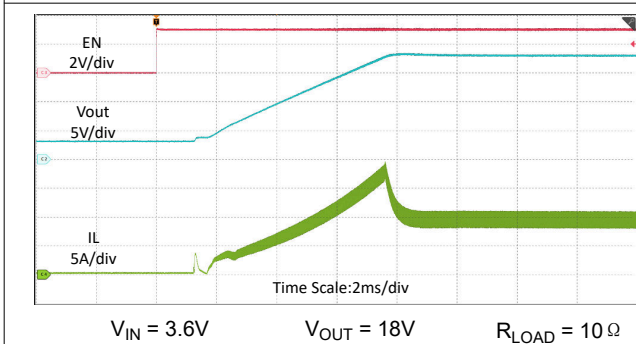


图 7-8. 启动波形

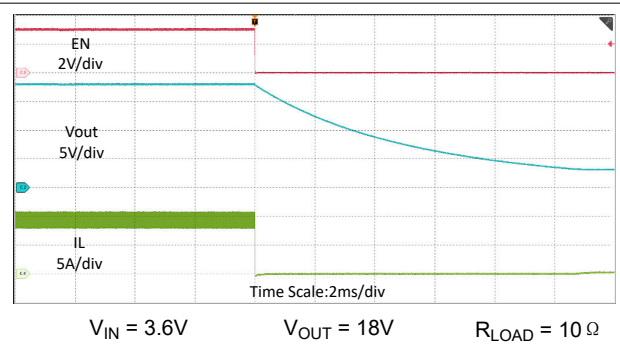
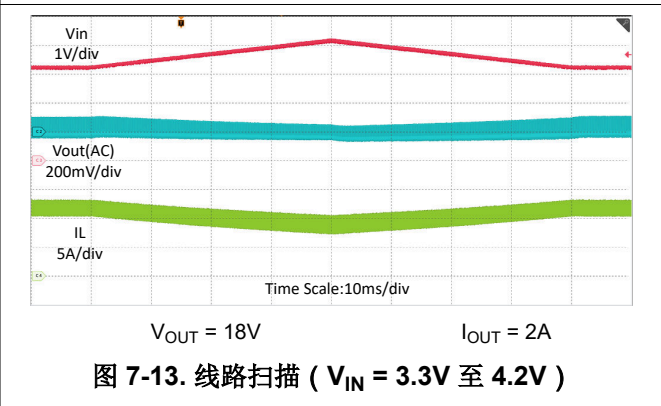
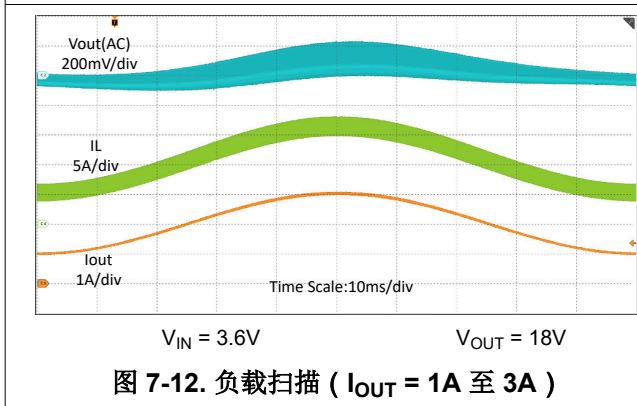
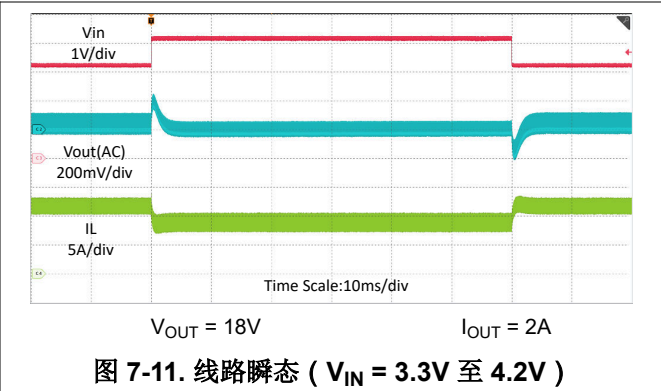
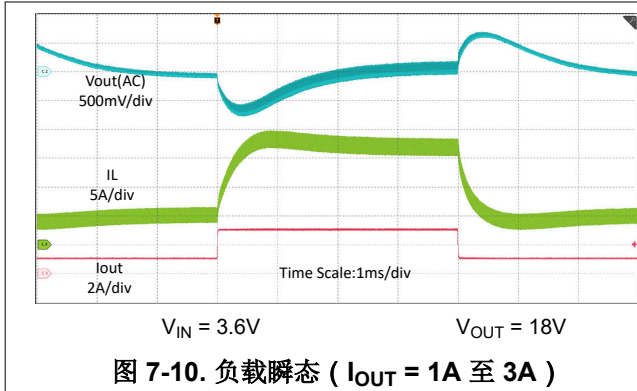


图 7-9. 关断波形



### 7.3 电源相关建议

该器件设计为可在 2.0V 至 23V 的输入电源电压范围内运行。该输入电源必须经过良好调节。如果输入电源距离转换器超过几英寸，那么除了陶瓷旁路电容器之外，还需要额外的大容量电容。通常，选择容值为 47  $\mu F$  的电解电容器或钽电容器。

### 7.4 布局

#### 7.4.1 布局指南

对于所有开关电源，尤其是以高开关频率和高电流运行的开关电源，布局设计是一个重要的设计步骤。如果未仔细布局，稳压器可能会出现不稳定和噪声问题。为了最大限度地提高效率，开关上升和下降时间非常短。为了防止高频噪声（例如 EMI）辐射，高频开关路径的正确布局至关重要。尽量减小连接到 SW 引脚的所有布线的长度和面积，并始终在开关稳压器下方使用接地平面，以最大限度地减少平面间耦合。

该转换器最关键的电流路径是从外部低侧 MOSFET 到集成高侧 MOSFET，然后到 VOUT 侧电容器，再返回到外部低侧 MOSFET 的源极。这个高电流路径包含纳秒级上升和下降时间，必须尽可能短以减少寄生电感。因此，VOUT 侧输出电容不仅必须靠近 VOUT 引脚，而且还必须靠近外部低侧 MOSFET 的源极引脚，以减少 SW 引脚和 VOUT 引脚处的尖峰。

PGND 平面和 AGND 平面在 VCC 电容器的端子上连接。因此，由 MOSFET 驱动器和寄生电感引起的噪声不会影响到 AGND 和内部控制电路。

进行布局时还应充分考虑散热问题，因为这是一款高功率密度器件。改善封装散热能力的 SW、VOUT 和 PGND 引脚应与大多边形焊接，在 SW 引脚下使用散热过孔可以提高散热性能。

#### 7.4.2 布局示例

底层是一个较大的接地平面，通过过孔连接到顶层的 PGND 平面和 AGND 平面。

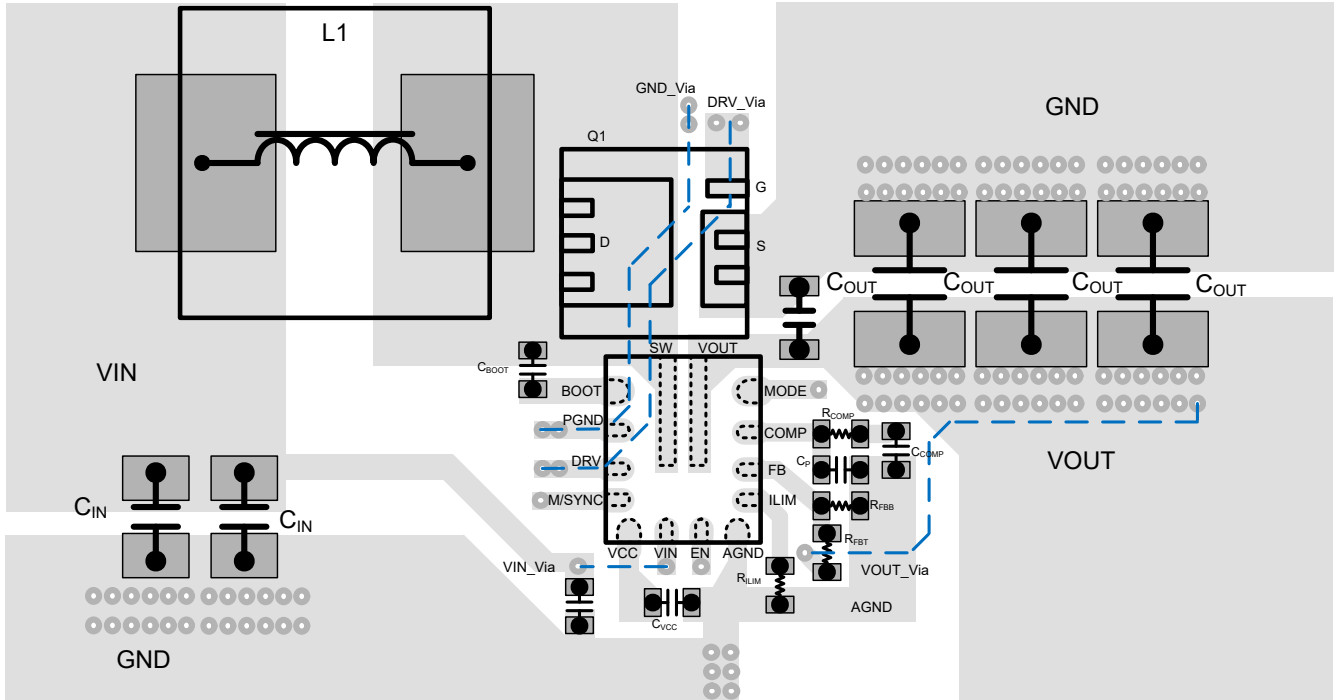


图 7-14. 布局示例

#### 7.4.2.1 散热注意事项

在正常工作条件下，最大 IC 结温应限制为 125°C。计算允许的最大耗散  $P_{D(max)}$ ，并使实际功率损耗小于或等于  $P_{D(max)}$ 。最大功率耗散限值使用以下公式确定：

$$P_{D(max)} = \frac{125 - T_A}{R_{\theta JA}} \quad (19)$$

其中

- $T_A$  是应用的最高环境温度。
- $R_{\theta JA}$  是节 5.4 表中给出的结至环境热阻。

TPS61287 采用耐热增强型 VQFN 封装。封装的实际结至环境热阻在很大程度上取决于 PCB 类型、布局和散热焊盘连接。使用厚 PCB 铜并将散热焊盘焊接到大接地平面可提高热性能。使用更多过孔将接地平面连接到 IC 的顶层和底层，而不使用阻焊层，这也可以提高热性能。



## 8 器件和文档支持

### 8.1 接收文档更新通知

要接收文档更新通知，请导航至 [ti.com](https://www.ti.com) 上的器件产品文件夹。点击右上角的 *提醒我* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

### 8.2 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

### 8.3 商标

HotRod™ and TI E2E™ are trademarks of Texas Instruments.

Bluetooth™ is a trademark of Bluetooth SIG.

USB Type-C® is a registered trademark of USB Implementers Forum.

所有商标均为其各自所有者的财产。

### 8.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

### 8.5 术语表

#### TI 术语表

本术语表列出并解释了术语、首字母缩略词和定义。

## 9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

### Changes from Revision \* (October 2024) to Revision A (November 2024)

Page

• 将状态从“预告信息”更改为“量产数据” .....	1
-----------------------------	---

## 10 机械、封装和可订购信息

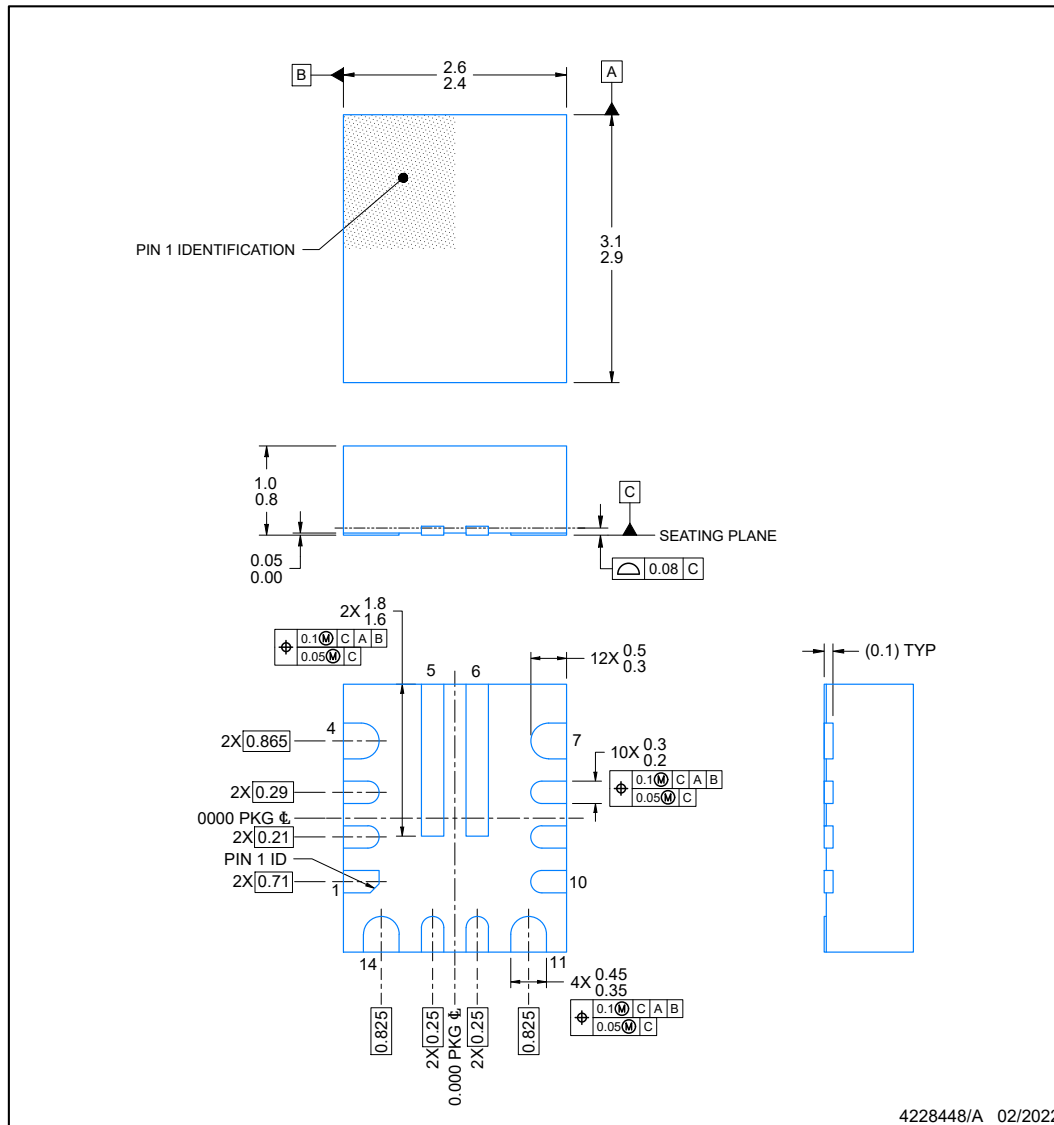
以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。



**RZP0014A**

**PACKAGE OUTLINE**  
**VQFN-HR - 1 mm max height**

PLASTIC QUAD FLATPACK-NO LEAD



NOTES:

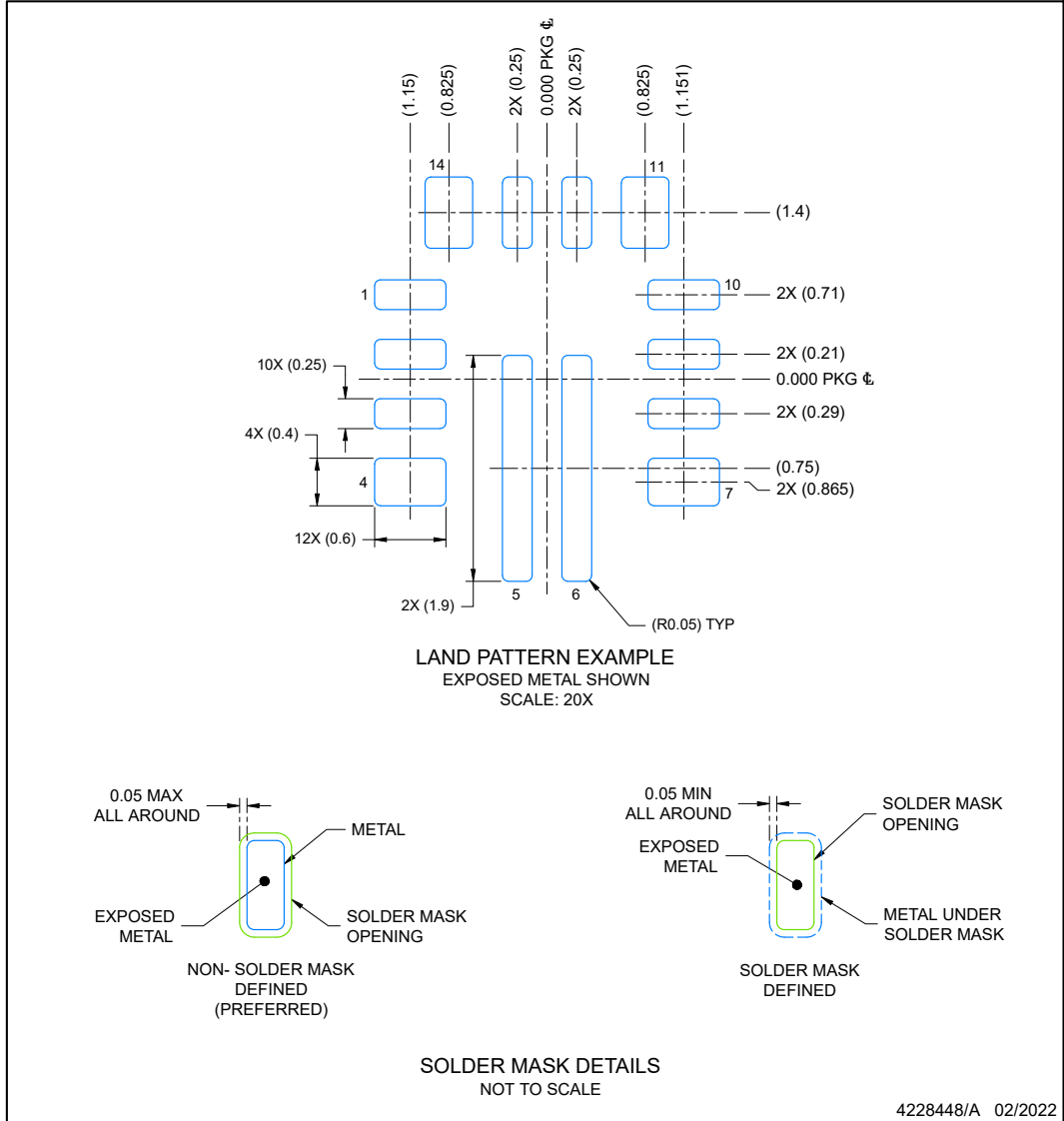
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

**EXAMPLE BOARD LAYOUT**

**RZP0014A**

**VQFN-HR - 1 mm max height**

PLASTIC QUAD FLATPACK-NO LEAD



NOTES: (continued)

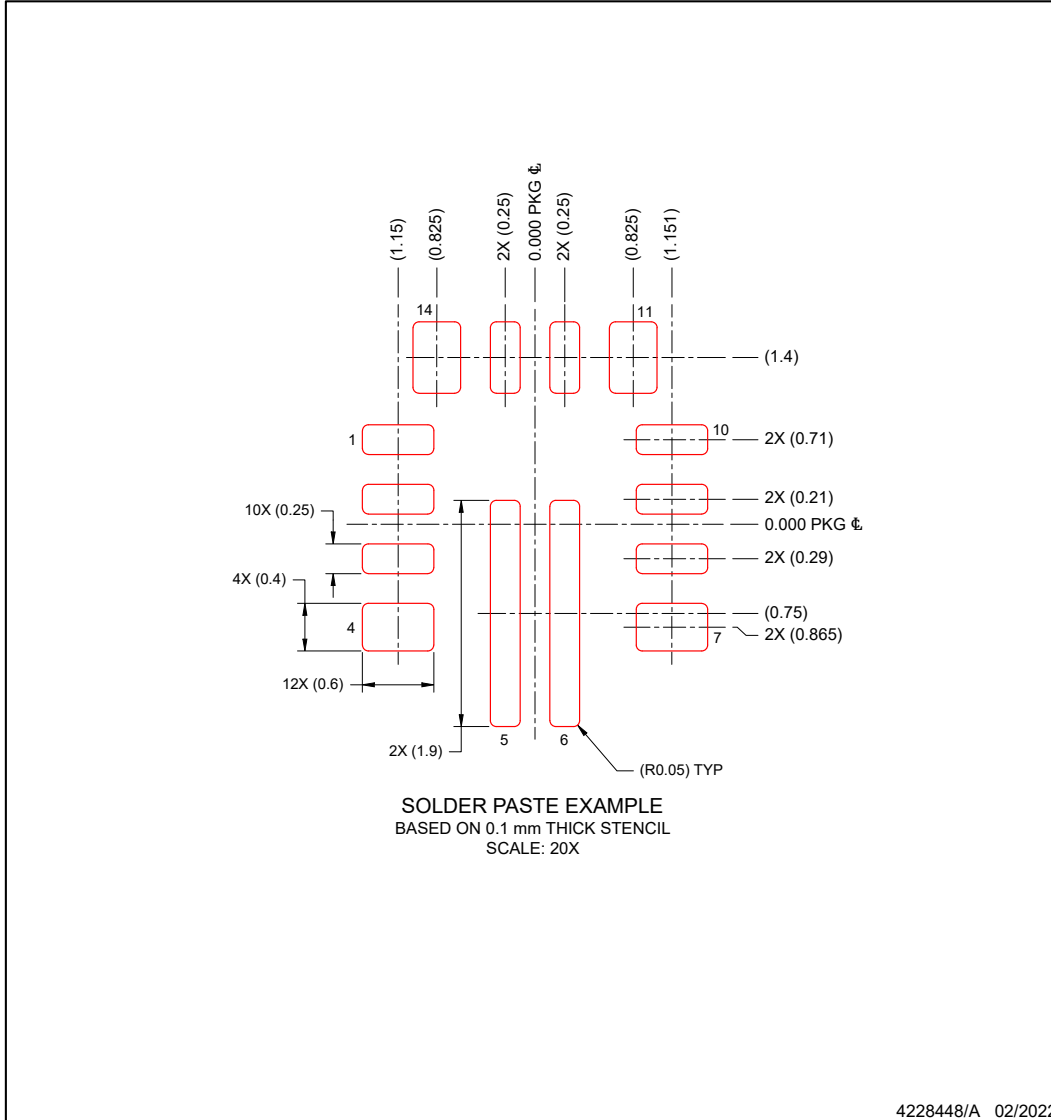
3. For more information, see Texas Instruments literature number SLUA271 ([www.ti.com/lit/sl原因271](http://www.ti.com/lit/sl原因271)).
4. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

**EXAMPLE STENCIL DESIGN**

**RZP0014A**

**VQFN-HR - 1 mm max height**

PLASTIC QUAD FLATPACK-NO LEAD



NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

**PACKAGING INFORMATION**

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
<a href="#">TPS61287RZPR</a>	Active	Production	VQFN-HR (RZP)   14	3000   LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	61287
TPS61287RZPR.A	Active	Production	VQFN-HR (RZP)   14	3000   LARGE T&R	Yes	SN	Level-2-260C-1 YEAR	-40 to 125	61287

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:** The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

**TAPE AND REEL INFORMATION**

**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**

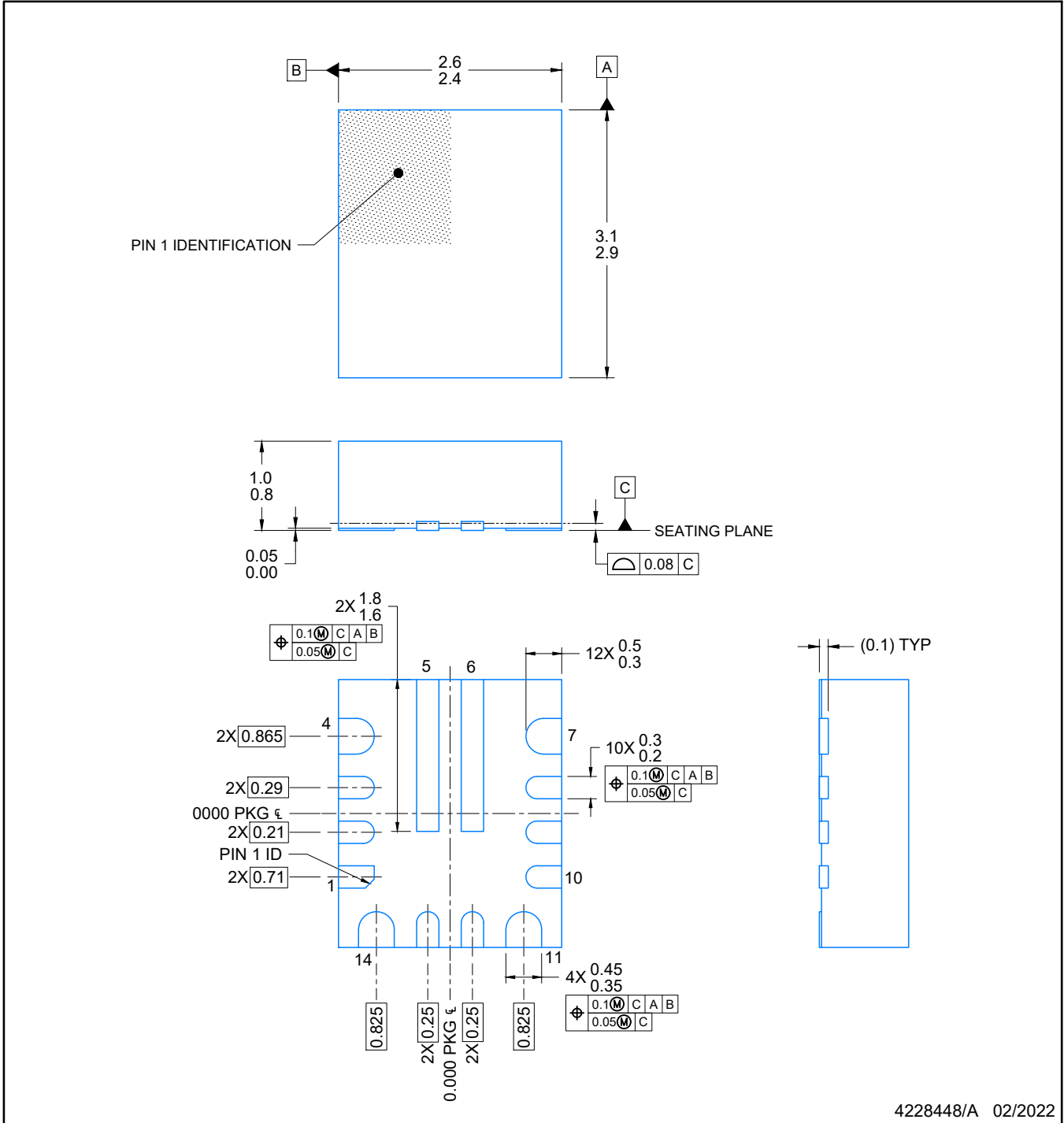

\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS61287RZPR	VQFN-HR	RZP	14	3000	180.0	12.4	2.8	3.3	1.1	4.0	12.0	Q1

**TAPE AND REEL BOX DIMENSIONS**


\*All dimensions are nominal

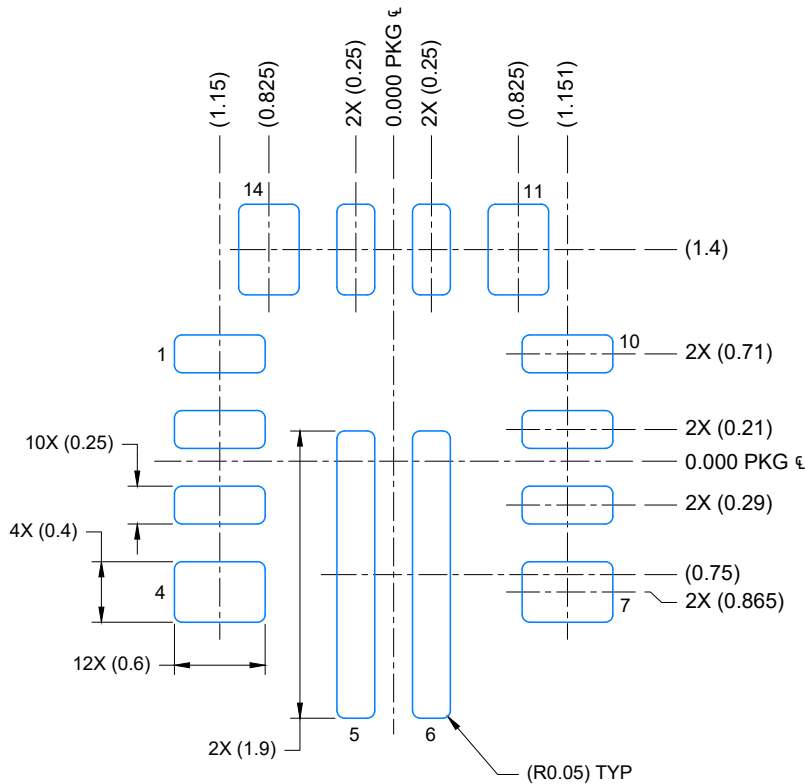
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS61287RZPR	VQFN-HR	RZP	14	3000	210.0	185.0	35.0



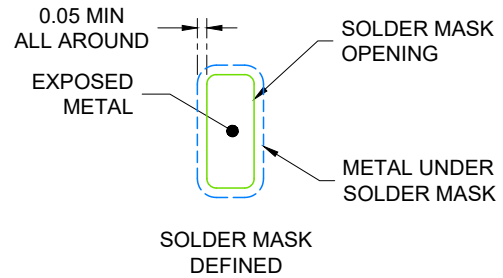
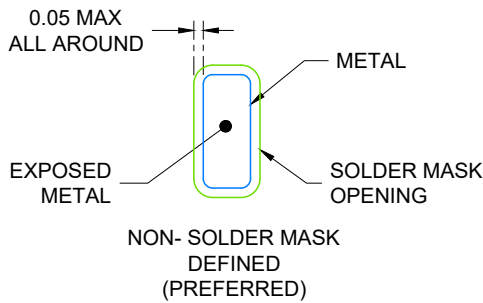
4228448/A 02/2022

NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.



LAND PATTERN EXAMPLE  
EXPOSED METAL SHOWN  
SCALE: 20X



SOLDER MASK DETAILS  
NOT TO SCALE

4228448/A 02/2022

NOTES: (continued)

3. For more information, see Texas Instruments literature number SLUA271 ([www.ti.com/lit/sluea271](http://www.ti.com/lit/sluea271)).
4. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

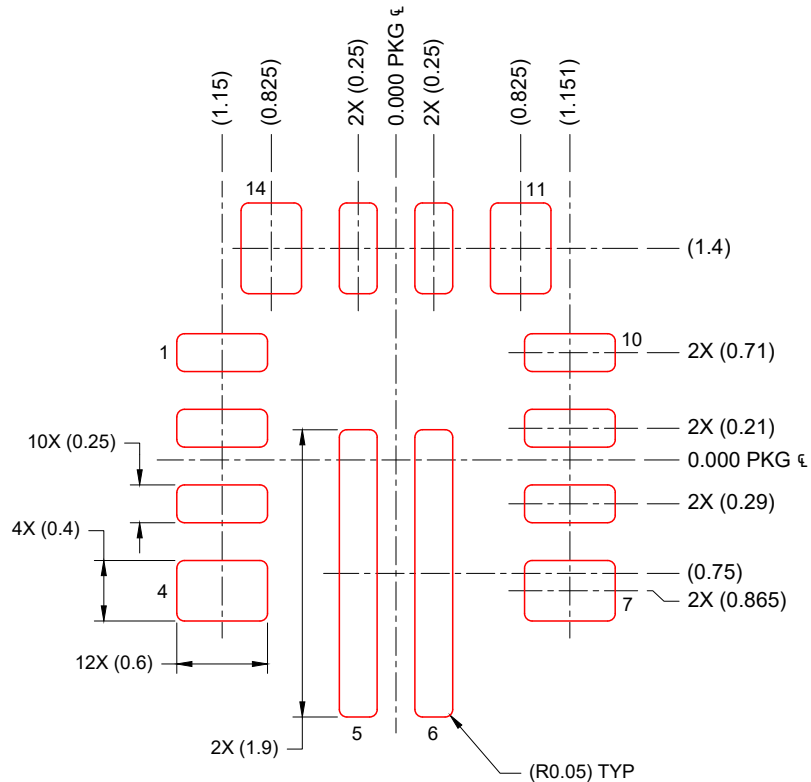


# EXAMPLE STENCIL DESIGN

RZP0014A

VQFN-HR - 1 mm max height

PLASTIC QUAD FLATPACK-NO LEAD



SOLDER PASTE EXAMPLE  
BASED ON 0.1 mm THICK STENCIL  
SCALE: 20X

4228448/A 02/2022

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

## 重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月